



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 3月 2日

出願番号 Application Number:

特願2001-057673

出 願 人 Applicant(s):

ティーディーケイ株式会社

2001年12月 7日

特 許 庁 長 官 Commissioner, Japan Patent Office





#### 特2001-057673

【書類名】

特許願

【整理番号】

P-02237

【提出日】

平成13年 3月 2日

【あて先】

特許庁長官 及川 耕造 殿

【国際特許分類】

G11B 5/31

【発明の名称】

薄膜磁気ヘッドの製造方法、及びウエハ構造

【請求項の数】

18

【発明者】

【住所又は居所】

東京都中央区日本橋一丁目13番1号 ティーディーケ

イ株式会社内

【氏名】

小野寺 郁人

【特許出願人】

【識別番号】

000003067

【氏名又は名称】

ティーディーケイ株式会社

【代理人】

【識別番号】 100072051

【弁理士】

【氏名又は名称】

杉村 與作

【選任した代理人】

【識別番号】

100059258

【弁理士】

【氏名又は名称】 杉村 暁秀

【手数料の表示】

【予納台帳番号】

074997

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1 【書類名】

明細書

【発明の名称】

薄膜磁気ヘッドの製造方法、及びウエハ構造

【特許請求の範囲】

【請求項1】 所定の基板上において、保護層によって覆われた薄膜磁気ヘッド素子と、この薄膜磁気ヘッド素子と電気的に接続され、前記保護層を貫通して外部に露出したバンプと、前記薄膜磁気ヘッド素子を外部回路に接続すべく前記薄膜磁気ヘッド素子と電気的に接続され、前記保護層上に形成された素子パッドとを具える薄膜磁気ヘッドの製造方法であって、

前記素子パッドを、前記所定の基板上に形成され、前記薄膜磁気ヘッド素子の加工状態をモニタリングするための電気回路における回路パッドとを電気的に接続することにより、前記バンプを前記薄膜磁気ヘッドと前記電気回路とで共用し、前記電気回路からのモニタリング情報を前記バンプを介して外部制御系に伝達し、この外部制御系は前記モニタリング情報に基づいて前記薄膜磁気ヘッド素子の加工状態を制御するようにしたことを特徴とする、薄膜磁気ヘッドの製造方法

【請求項2】 前記素子パッド及び前記回路パッドは、これらを覆うようにして 形成された導電膜によって電気的に接続されたことを特徴とする、請求項1に記載の薄膜磁気ヘッドの製造方法。

【請求項3】 前記導電膜は、スパッタリング法又はメッキ法により形成したことを特徴とする、請求項2に記載の薄膜磁気ヘッドの製造方法。

【請求項4】 前記素子パッド、前記回路パッド、及び前記導電膜は、同じ導電性材料から作製されていることを特徴とする、請求項2又は3に記載の薄膜磁気ヘッドの製造方法。

【請求項5】 前記保護層上において、前記バンプと電気的に接続された素子パッドを設けたことを特徴とする、請求項1~4のいずれか一に記載の薄膜磁気へッドの製造方法。

【請求項6】 前記素子パッドは、前記保護層上において前記電気回路 上方まで延在していることを特徴とする、請求項5に記載の薄膜磁気ヘッドの製 造方法。 【請求項7】 前記素子パッドは、前記薄膜磁気ヘッドと前記電気回路との間において狭小化されていることを特徴とする、請求項6に記載の薄膜磁気ヘッドの製造方法。

【請求項8】 前記電気回路は、電気的ラップ仕上げガイド素子であることを特徴とする、請求項1~7のいずれか一に記載の薄膜磁気ヘッドの製造方法。

【請求項9】 前記薄膜磁気ヘッド素子は、読み出しヘッド素子を具え、前記電気的ラップ仕上げガイド素子は、前記読み出しヘッド素子の研磨状態をモニタリングすることを特徴とする、請求項8に記載の薄膜磁気ヘッドの製造方法。

【請求項10】 所定の基板上において、保護層によって覆われた薄膜磁気へッド素子と、この薄膜磁気ヘッド素手と電気的に接続され、前記保護層を貫通して外部に露出したバンプと、前記薄膜磁気ヘッド素子を外部回路に接続すべく前記薄膜磁気ヘッド素子と電気的に接続され、前記保護層上に形成された素子パッドとを有する薄膜磁気ヘッドアセンブリと、前紀所定の基板上に形成され、外部回路に接続するための回路パッドを有し、前記薄膜磁気ヘッド素子の加工状態をモニタリングするための前記電気回路とを具え、前記電気回路の前記回路パッドを前記薄膜磁気ヘッドアセンブリの前記素子パッドと電気的に接続し、前記薄膜磁気ヘッドアセンブリの前記素子パッドと電気的に接続し、前記薄膜磁気ヘッドアセンブリの前記がンプを前記電気回路において共用するようにしたことを特徴とする、ウエハ構造。

【請求項11】 前記素子パッド及び前記回路パッドとは、これらを覆うようにして形成された導電膜によって電気的に接続されたことを特徴とする、請求項10に記載のウエハ構造。

【請求項12】 前記導電膜は、スパッタリング法又はメッキ法により形成した ことを特徴とする、請求項11に記載のウエハ構造。

【請求項13】 前記素子パッド、前記回路パッド、及び前記導電膜は、同じ導電性材料から作製されていることを特徴とする、請求項11又は12に記載のウエハ構造。

【請求項14】 前記保護層上において、前記バンプと電気的に接続された素子 パッドを具えることを特徴とする、請求項10~13のいずれか一に記載のウエ ハ構造。 【請求項15】 前記素子パッドは、前記保護層上において前記電気回路上方まで延在していることを特徴とする、請求項14に記載のウエハ構造。

【請求項16】 前記素子パッドは、前記薄膜磁気ヘッドと前記電気回路との間において狭小化されていることを特徴とする、請求項15に記載のウエハ構造。

【請求項17】 前記電気回路は、電気的ラップ仕上げガイド素子であることを 特徴とする、請求項10~16のいずれか一に記載のウエハ構造。

【請求項18】 前記薄膜磁気ヘッド素子は、読み出しヘッド素子を具え、前記電気的ラップ仕上げガイド素子は、前記読み出しヘッド素子の研磨状態をモニタリングすることを特徴とする、請求項17に記載のウエハ構造。

### 【発明の詳細な説明】

[0001]

### 【発明の属する技術分野】

本発明は、薄膜磁気ヘッドの製造方法、及びウエハ構造に関する。

[0002]

## 【従来の技術】

最終的な薄膜磁気ヘッドは、所定の基板上に形成された薄膜磁気ヘッド素子の 所定の面を研磨処理し、エアーベアリング面(ABS)を形成することにより得 ることができる。前記薄膜磁気ヘッド素子が、例えば磁気抵抗効果型の読み取り 素子(以下、「MR素子」という場合がある)を有する場合、このMR素子のA BSから反ABS方向への長さ、すなわちMRハイトが一定の大きさとなるよう に上記研磨処理が行われる。

#### [0003]

そして、このようなMRハイトを規定するための研磨処理においては、予め前 記所定の基板上に電気的ラップ仕上げガイド素子(以下、略して「ラップガイド 素子」という場合がある)を形成し、このガイド素子の電気的な変化によって前 記MRハイトの大きさをモニタリングしながら行う。

#### [0004]

図1は、同一の基板、すなわちウエハ上に、薄膜磁気ヘッドアセンブリとラップガイド素子とを形成した場合のウエハ構造を示す図である。また、図2は、図

1に示すウエハ構造をX線に沿って切った場合の断面図である。なお、簡単のため、図1においては、ウエハ1のトレーリング面1A上に、薄膜磁気ヘッドアセンブリとラップガイド素子とが交互に一列になって形成されている場合を示している。また、図1及び2においては、本発明の特徴を明確にすべく、ウエハ構造の詳細は実際のものと異なっている。

## [0005]

薄膜磁気ヘッドアセンブリ10は、ウエハ1のトレーリング面1A上に露出した素子パッド2a及び2b、並びに3a及び3bを有している。素子パッド2a及び2bは、引き出し線4a及び4bを介して、薄膜磁気ヘッド素子を構成するMR素子と電気的に接続されている。また、素子パッド3a及び3bは、引き出し線5a及び5bを介して、薄膜磁気ヘッド素子を構成する書き込み素子のコイル6と電気的に接続されている。

### [0006].

ラップガイド素子20は、回路パッド21a及び21bを有し、引き出し線2 2a及び22bを介して、MR素子を構成するMR膜と同じ材料からなる抵抗膜 24に接続されている。

そして、ウエハ1の端面1B側から研磨処理を施し、薄膜磁気ヘッド素子のABSを決定するに際しては、ラップガイド素子20において、抵抗膜24が研磨される際の抵抗変化から、前記薄膜磁気ヘッド素子の前記MR素子の研磨量、すなわちMRハイトを間接的にモニタリングしながら行う。

#### [0007]

実際のウエハ構造においては、トレーリング面1A上には保護層15が形成され、薄膜磁気ヘッドアセンブリ10及びラップガイド素子20は保護層15で覆われている。

#### [0008]

このため、図2に示すように、回路バンプ27を保護層15を貫通するように 設け、回路バンプ27を引き出し線22bと電気的に接続するとともに、保護層 15上において回路バンプ27と電気的に接続するように回路パッド21bを設 ける。そして、この回路パッド21bを介して抵抗膜24の抵抗値変化をモニタ リングし、このモニタリング情報に基づいて、ABSの加工量すなわちMRハイトを間接的に制御するものである。

## [0009]

なお、図2に示すように、薄膜磁気ヘッドアセンブリ10においても、引き出し線4 a は、保護層15を貫通するように設けられた素子バンプ7と電気的に接続され、保護層15上において、素子バンプ7と電気的に接続された素子パッド2 a を介してMR素子に接続される。

# [0010]

# 【発明が解決しようとする課題】

近年の高密度化及び切り代部分の狭小化に伴って、ウエハ上における薄膜磁気 ヘッドアセンブリ及び電気回路間の距離も狭小化されるようになってきている。 このため、図2に示すような、回路バンプ27及び素子バンプ7間の距離も狭小 化されるようになってきている。

### [0011]

しかしながら、上記のように回路バンプ27及び素子バンプ7間の距離が狭小化されるようになると、これら薄膜磁気ヘッドアセンブリ10とラップガイド素子20との間で短絡する場合が生じる。また、回路バンプ27及び素子バンプ7間においてクラックやチャピングが発生する場合が生じ、最終的な薄膜磁気ヘッドにおける欠陥として残存したりする場合があった。

#### [0012]

本発明は、上述したような高密度化及び切り代部分の狭小化に対応した薄膜磁 気ヘッドの製造方法、及びウエハ構造を提供することを目的とする。

## [0013]

#### 【課題を解決するための手段】

上記目的を達成すべく、本発明は、所定の基板上において、保護層によって覆われた薄膜磁気ヘッド素子と、この薄膜磁気ヘッド素子と電気的に接続され、前記保護層を貫通して外部に露出したバンプと、前記薄膜磁気ヘッド素手を外部回路に接続すべく前記薄膜磁気ヘッド素子と電気的に接続され、前記保護層上に形成された素子パッドとを具える薄膜磁気ヘッドの製造方法であって、

前記素子パッドを、前記所定の基板上に形成され、前記薄膜磁気ヘッド素子の加工状態をモニタリングするための電気回路における回路パッドとを電気的に接続することにより、前記バンプを前記薄膜磁気ヘッドと前記電気回路とで共用し、前記電気回路からのモニタリング情報を前記バンプを介して外部制御系に伝達し、この外部制御系は前記モニタリング情報に基づいて前記薄膜磁気ヘッド素子の加工状態を制御するようにしたことを特徴とする、薄膜磁気ヘッドの製造方法に関する。

#### [0014]

本発明に係る製造方法によれば、電気回路部分に回路バンプを設ける必要が無いため、高密度化の要求に応えて、製造過程において薄膜磁気ヘッドアセンブリ及びモニタリング用の電気回路を同一ウエハ上に高密度に配置した場合においても、従来の製造方法とは異なり、同路バンプと素子バンプとが接触することに起因した、薄膜滋気ヘッドアセンブリおよび電気同路の短絡を防止することが出来る。

## [0015]

同様に回路バンプと素子バンプ間の狭小化に起因した、薄膜磁気ヘッドアセンブリ及び電気回路間に生じるクラックやチャッピング等の発生を効果的に防止でき、薄膜磁気ヘッド製造における欠陥の発生を抑制して、薄膜磁気ヘッドを歩溜まりよく製造することが出来る。

#### [0016]

また、本発明による製造方法では、前記素子パッド及び前記回路パッドはこれらを覆うようにして形成された導電膜によって電気的に接続されていることが望ましい。これにより、前記素子パッド及び前記回路パッドの接続が確実なものとなる。そして、この導電膜は、スパッタリング法又はメッキ法により形成されることがさらに望ましい。また、製造工数の削減のため、前記素子パッド、前記回路パッド、及び前記導電膜は、同じ導電性材料から作製されていることが望ましい。

#### [0017]

また、前記保護層上において、前記バンプと電気的に接続されたボンディング

パッドを設けていることが望ましい。これにより、薄膜ヘッドの加工状態において用いる測定器との接点面積を広く取ることやが出来る。さらに、本発明による製造方法では、前記ボンディングパッドは、前記保態層上において前記電気回路の上方まで延在していることが望ましい。これにより、薄膜ヘッドの加工状態において用いる測定器の端子を延在しているボンディングパッド上に置くことができるので、薄膜磁気ヘッドの電極として作用する部分を損傷することを防ぐことができる。また、本発明による製造方法では、前記ボンディングパッドは、前記薄膜磁気ヘッドと前記電気回路との間において狭小化されていることが望ましい。これにより、前記電気回路部分を切断して、薄膜磁気ヘッドとして完成させた際、短絡等の原因となることを防ぐことができる。

### [0018]

また、本発明による製造方法では、前記電気回路は、電気的ラップ仕上げガイド素子であることが望ましく、また、前記薄膜磁気ヘッド素子は、前記読み出しヘッド素子を具え、前記電気的ラップ仕上げガイド素子は、前記読み出しヘッド素子の研磨状態をモニタリングすることが望ましい。これにより、前記読み出しヘッド素子の研磨状態を外部モニタリング系によって行うことができる。

# [0019]

また、本発明は、所定の基坂上において、保護層によって覆われた薄膜磁気へッド素子、この薄膜磁気へッド素子を外部回路に接続すべく前記素子パッドと電気的に接続され、前記保護層を貫通して外部に露出したバンプ、及び前記薄膜磁気へッド素子を外部回路に接続すべく前記薄膜磁気へッド素子と電気的に接続され、前記保護層上に形成された素子パッドを有する薄膜磁気へッドアセンブリと

前記所定の基板上に形成され、外部回路に接続するための回路パッドを有し、 前記薄膜磁気ヘッド素子の加工状態をモニタリングするための前記電気回路とを 具え、前記電気回路の前記回路パッドを前記薄膜磁気ヘッドアセンブリの前記素 子パッドと電気的に接続し、前記薄膜磁気ヘッドアセンブリの前記バンプを前記 電気回路において共用するようにしたこと特徴とする、ウエハ構造に関する。

#### [0020]

本発明に係るウエハ構造によれば、電気回路部分に回路バンプを設ける必要がないため、高密度化の要求に応えて薄膜磁気ヘッドアセンブリ及び電気回路を同一ウエハ上に高密度に配置した場合においても、従来のウエハ構造と異なり、回路バンプと素子バンプとが接触することに起因した、薄膜磁気ヘッドアセンブリ及び電気回路間の短絡を防止することができる。

#### [0021]

同様に、本発明に係るウエハ構造を用いれば、回路バンプと素子バンプ間の狭 小化が起因した薄膜磁気ヘッドアセンブリ及び電気回路間に生じるクラックやチャッピングなどの発生を効果的に防止することができ、薄膜磁気ヘッドにおける 欠陥の発生を抑制して、薄膜磁気ヘッドを歩留まりよく製造することができる。

## [0022]

また、本発明によるウエハ構造体では、前記素子パッド及び前記回路パッドはこれを覆うようにして形成された導電膜によって電気的に接続されていることが望ましい。これにより、前記素子パッド及び前記回路パッドの接続が確実なものとなる。そして、この導電膜は、スパッタリング法又はメッキ法により形成されることがさらに望ましい。また、ウエハ構造体の製造工数の削減のため、前記素子パッド、前記回路パッド、及び前記導電膜は、同じ導電性材料から作製されていることが望ましい。

#### [0023]

また、本発明によるウエハ構造では、前記保護層上において、前記バンプと電気的に接続されたボンディングパッドを設けていることが望ましい。これにより、薄膜ヘッドの加工状態において用いる測定器との接点面積を広く取ることが出来る。さらに、本発明による製造方法では、前記ボンディングバッドは、前記保護層上において前記電気回路の上方まで延在していることが望ましい。これにより、薄膜ヘッドの加工状態において用いる際に測定器の端子を延在しているボンディングパッド上に置くことができるので、薄膜磁気ヘッドの電極として作用する部分を損傷することを防ぐことができる。

### [0024]

また、本発明による製造方法では、前記ボンディングパッドは、前記薄膜気へ

ッドと前記電気回路との間において狭小化されていることが望ましい。これにより、前記電気回路部分を切断して、薄膜磁気ヘッドとして完成させた際、短絡等の原因となることを防ぐことができる。

## [0025]

また、本発明によるウエハ構造体では、前記電気回路は、電気的ラップ仕上げガイド素子であることが望ましく、また、前記薄膜磁気ヘッド素子は、前記読み出しヘッド素子を具え、前記電気的ラップ仕上げガイド素子は、前記読み出しヘッド素子の研磨状態をモニタリングすることが望ましい。したがって、本ウエハ構造体を利用して、薄膜磁気ヘッドを製造した場合、前記読み出しヘッド素子の研磨状態を外部モニタリング系によって行うことができる。

### [0026]

### 【発明の実施の形態】

以下、本発明を、図面と関連させながら、発明の実施の形態に基づいて詳細に 説明する。

図3は、本発明のウエハ構造の一部を示す断面図である。なお、図3においては、図1及び2と同様に、基板としてのウエハのトレーリング面上に薄膜磁気へッドアセンブリ10と、電気回路としての電気的ラップ仕上げガイド素子(以下、略して「ラップガイド素子」という)20とを形成した場合について示している。図1及び2と同様の部分については同一の参照符号を用いて表しており、また、発明の特徴を明確にすべく、ウエハ構造の詳細は実際のものと異なるようにして描いている。

#### [0027]

図3に示す本発明のウエハ構造においては、ラップガイド素子20の引き出し線22bと、薄膜磁気ヘッドアセンブリ10の引き出し線4aとが導電膜16によって電気的に接続されている。そして、引き出し線4aの上方において、導電膜16と接触するように保護層15を貫通した素子バンプ7が形成されている。これによって、素子バンプ7と引き出し線4a及び引き出し線22bが電気的に接続される。

#### [0028]

また、本発明においては、薄膜磁気ヘッドアセンブリにおける素子引き出し線と、ラップガイド素子などの電気回路における回路引き出し線とを電気的に接続することが必要である。この接続は、導電線などを用いて行うこともできるが、図3に示すように、導電膜16を用いて行うことが好ましい。これによって、引き出し線4aと引き出し線22bとの電気的接続をより確実に行うことができる

# [0029]

また、導電膜を用いて電気的接続を行う場合、前記導電膜はスパッタリング法 又はメッキ法によって形成することが好ましい。これによって、前記導電膜を所 定の厚さ及び大きさに簡易に形成することができる。

### [0030]

さらに、導電膜は、引き出し線及び回路引き出し線と同じ導電性材料から構成されていることが好ましい。これによって、導電膜と素子パッド及び回路パッドとの接触部分において良好なオーミックコンタクトを得ることができる。このため、電気回路からのモニタリング情報を、素子バンプを介してより正確にモニタリングすることができる。

#### [0031]

さらには、最終的な薄膜磁気ヘッドを作製した場合において、例えば、図1に示すように、素子引き出し線4 a がMR素子と接続されているような場合には、電流ロスを生じることなく素子引き出し線を介してMR素子に電流を供給することができる。

#### [0032]

このような導電性材料としては、Rh、Al、Ta、Au、Ag、Cu、Fe 、Niの金属及びこれらの合金などを用いることができる。

#### [0033]

また、図3においては、保護層15上においてバンプ7と電気的に接続された Auなどから形成されたボンディングパッド18が設けられている。バンプ7の 上面部分の面積に比較して、ボンディングパッド18の面積は比較的大きいため、電気回路からの情報のモニタリング、あるいは最終的に得た薄膜磁気ヘッドの

MR素子からの信号を読み出す場合などにおいて、外部回路からの電気的接続を確実に行うことができる。

### [0034]

また、図3に示すように、ボンディングパッド18は、回路引き出し線22b の上方、すなわち電気回路の上方にまで延在していることが好ましい。

#### [0035]

バンプ7の近傍に形成されたボンディングパッド18の部分は、後に薄膜磁気 ヘッドとして完成させた場合において、上述したように、MR素子からの信号を 読み出すための、いわゆる電極端子としての役割を果たす。

#### [0036]

一方、薄膜磁気ヘッドを製造する際に、ラップガイド素子などの電気回路からのモニタリング情報をモニタリングすべく、ボンディングパッド18の、バンプ7に近接した部分に対して電気的接続を行った場合、例えば、端子の先端でかかる部分を損傷してしまう場合がある。すなわち、薄膜磁気ヘッドの電極端子を破損してしまうことになり、構造的に欠陥のある薄膜磁気ヘッドが提供されてしまう場合が生じる。

#### [0037]

これに対して、図3に示すように、ボンディングパッド18を電気回路の上方、例えば、回路パッド21bの上にまで延在させ、この電気回路の上方に延在した部分で電気的な接続を取り、電気回路からの情報をモニタリングする。これにより、たとえ接続部分を損傷したとしても、前記電気回路が形成されているウエハ部分は、製品としての薄膜磁気ヘッドとは無関係に、例えば直線Yを含んだ平面に沿って切断され、廃棄されるものであるので、何ら不都合を生じることはない。

#### [0038]

図4は、図3に示すウエハ構造部分を上方から見た場合の平面図である。

図4において、ボンディングパッド18は、素子引き出し線4a及び回路引き出し線22bとの間、すなわち、薄膜磁気ヘッドアセンブリと電気回路との間において狭小化された部分18Aを有している。

# [0039]

上述したように、薄膜磁気ヘッドアセンブリと電気回路とは、ABSが形成されて最終的な薄膜磁気ヘッドが完成した後は、例えば、直線Yを含んだ平面に沿って切断される。そして、直線Yの右側に位置するボンディングパッド18Bは、上述したように、例えばMR素子からの信号を読み出すための外部回路に対する電極端子として作用する。

# [0.040]

ボンディングパッド18から電気回路側へ向けて延在した部分18Cは、上記 薄膜磁気ヘッドアセンブリの電極端子としては必要とされない部分であり、薄膜 磁気ヘッドとして完成させた場合において、短絡などを引き起こさぬ様に、図4 に示すように、延在した部分18Cは狭小化されていることが好ましい。

### [0041]

図5は、電気回路として図1と同様なラップガイド素子20を用い、薄膜磁気 ヘッド素子10のMRハイトをモニタリングしながら研摩処理を行ってABSを 形成し、薄膜磁気ヘッドを作製する際のウエハ構造を示す図である。

## [0042]

ラップガイド素子20の回路引き出し線22bと、隣接する薄膜磁気ヘッド素子10の素子引き出し線3bとが導電膜16によって電気的に接続されるとともに、ラップガイド素子20の回路引き出し線22bと、反対側に隣接する薄膜磁気ヘッド素子10の素子引き出し線4aとが導電膜16によって電気的に接続されている。また、薄膜磁気ヘッド素子10とラップガイド素子20との間に延在するようにしてボンディングパッド18が形成されている。

## [0043]

ABSの形成に際しては、ボンディングパッド18の、薄膜磁気ヘッドの電極端子として作用する部分18Bを損傷しないように、ラップガイド素子20側に延在した部分18Dに測定器の端子を接続し、この間に電流を流す。この電流は、素子パッド及び導電膜16、並びに引き出し線22a及び22bを介して、ラップガイド素子20を構成する抵抗膜24中を流れる。

#### [0044]

このため、抵抗膜24が研磨されることによってその抵抗値を変化させると、ボンディングパッドの延在した部分18D間に流れる電流値が変化する。したがって、この電流値変化を読むことによってラップガイド素子20における抵抗膜24の研磨量、すなわち、薄膜磁気ヘッド素子10におけるMRハイトを間接的に知ることができる。

そして、このような電流値変化をモニタリング情報として用いることにより、 所定の外部制御系によりウエハ1の端面1Bの研磨量を制御することができる。

# [0045]

以上、本発明を具体例を挙げながら発明の実施の形態に即して説明してきたが、本発明は上記内容に限定されるものではなく、あらゆる変形や変更が可能である。

例えば、電気回路としてラップガイド素子の代わりに静電破壊防止回路、又は 静電耐圧測定回路などを用いることができる。

### [0046]

また、図5において、トレーリング面1B上に、複数のラップガイド素子を、 その先端部分が所定の距離だけずれるようにして形成し、前述したような抵抗変 化と、抵抗膜切断による電流遮断とをモニタリングしながら、ウエハ1の端面1 Bを研磨し、ABSを形成することもできる。

## [0047]

#### 【発明の効果】

以上説明したように、本発明によれば、電気回路部分において回路バンプを設ける必要がないので、高密度化の要求に応えて薄膜磁気ヘッド素子及び電気回路を同一ウエハ上に高密度に配置した場合においても、回路バンプと素子バンプとが接触することに起因した、薄膜磁気ヘッド素子及び電気回路間の短絡を防止することができる。

同様に、薄膜磁気ヘッド素子及び電気回路間に生じるクラックやチャッピングなどの発生を効果的に防止することができ、薄膜磁気ヘッドにおける欠陥の発生を抑制して、薄膜磁気ヘッドを歩留まりよく製造することができる。

#### 【図面の簡単な説明】

## 特2001-057673

- 【図1】 従来のウエハ構造を示す平面図である。
- 【図2】 図1に示すウエハ構造の、X線に沿って切った断面図である。
- 【図3】 本発明のウエハ構造の一部を示す断面図である。
- 【図4】 図3に示すウエハ構造の平面図である。
- 【図5】 ラップガイド素子を用いて研磨処理をする場合における、本発明のウエハ構造を示す断面図である。

# 【符号の説明】

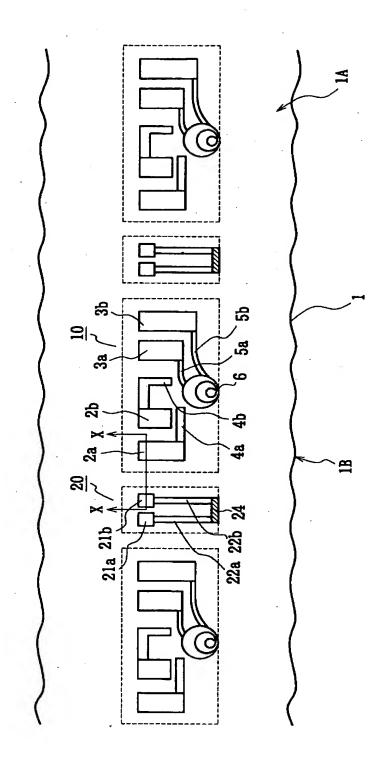
- 1 ウエハ (基板)
- 1 A ウエハのトレーリング面
- 2 a、2 b、3 a、3 b 素子パッド
- 4 a、4 b、5 a、5 b 引き出し線
- 6 コイル
- 7 素子バンプ
- 8 素子ボンディングパッド
- 10 薄膜磁気ヘッドアセンブリ
- 15 保護層
- 16 導電膜
- 18 ボンディングパッド
- 20 電気回路(ラップガイド素子)
- 21a、21b 回路パッド
- 22a、22b 引き出し線
- 27 回路バンプ
- 28 回路ボンディングパッド



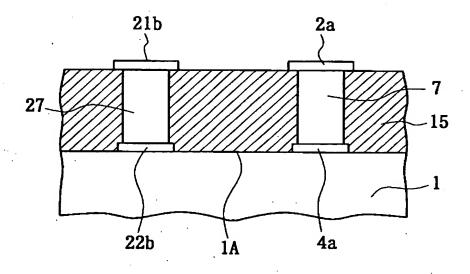
【書類名】

図面

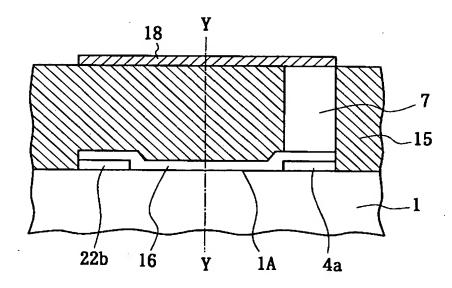
【図1】



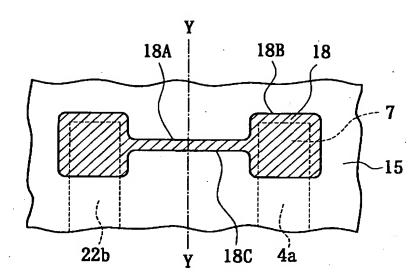
【図2】



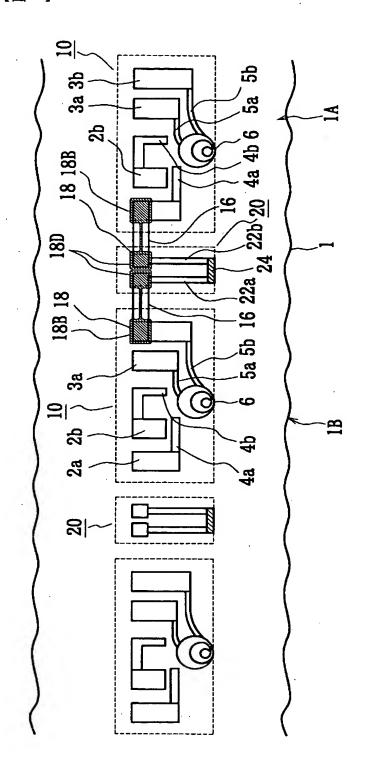
【図3】



【図4】



【図5】



【書類名】

要約書

【要約】

【課題】 高密度化及び切り代部分の狭小化に対応した薄膜磁気ヘッドの製造方法、及びウエハ構造を提供する。

【解決手段】 電気回路20を構成する回路引き出し線22bと、薄膜磁気ヘッド素子10を構成する素子引き出し線4aとを導電膜16で電気的に接続し、素子バンプ7を電気回路20と薄膜磁気ヘッド10とで共用する。そして、電気回路20からの情報を素子バンプ7を介し、この素子バンプ7と電気的に接続されたボンディングパッド18を通じて電気的にモニタリングする。

【選択図】

図3

1

# 出願人履歴情報

識別番号

[000003067]

1. 変更年月日

1990年 8月30日

[変更理由]

新規登録

住 所

東京都中央区日本橋1丁目13番1号

氏 名

ティーディーケイ株式会社